

## Desenvolvimento de amplificador *Lock-in* para caracterização de dispositivos optico-eletrônicos

Matheus Henrique Farias de Oliveira, Universidade de Pernambuco  
(matheusfariasolliver@yahoo.com.br)

Ricardo Ataíde de Lima, Universidade de Pernambuco (ricardo.lima@poli.br)

O objetivo principal do projeto é desenvolver um amplificador síncrono analógico, também conhecido como amplificador *lock-in*, para caracterização de impedância elétrica. O amplificador síncrono é constituído basicamente de um oscilador em Ponte de Wien, circuitos de deslocamento de fase, multiplicador de tensão, filtro passa-baixa de *Butterworth* de primeira ordem e circuitos acondicionadores do sinal do Dispositivo em Análise (DEA), que é o dispositivo em que se tem interesse em analisar as características de impedância resistiva e capacitiva. Essa classe de amplificador permite a medição de sinais com magnitude extremamente diminuta, mesmo que imersos em ruído, através da detecção da diferença de fase entre dois sinais de mesma frequência [Meade, 1982]. O sinal de saída do *lock-in* está relacionado com características de impedância resistiva e capacitiva do DEA. Dentre as possíveis aplicações, tem-se a otimização de sinais obtidos por sensores resistivos e capacitivos e caracterização de impedância de dispositivos ópticos-eletrônico, como por exemplo, fotodetectores e células solares. A metodologia utilizada foi o estudo e dimensionamento de cada bloco que compõe o amplificador. Com ajuda do software MULTISIM® da *National Instruments*, foram realizadas simulações de cada bloco do circuito e, em seguida, do amplificador *lock-in* completo. O Dispositivo Em Análise foi emulado com um capacitor variável na faixa de 20 a 200 nF. Como resultado da simulação foi verificado que existe uma relação linear entre o valor da capacitância do DEA com o sinal de saída do amplificador síncrono, que é o comportamento esperado [Horowitz, 1989]. O circuito foi montado em *protoboard*. Foi verificado o comportamento de cada bloco do amplificador síncrono para verificar se o comportamento estava similar ao verificado na simulação. Após a conexão de todos os blocos, o DEA foi emulado com capacitores na mesma faixa de capacitância utilizada na simulação. Foi verificada a mesma relação linear entre o valor da capacitância e o sinal DC de saída, estimado no projeto do circuito e nas simulações. Conclui-se que os resultados obtidos indicam que o amplificador projetado é preciso para caracterização de capacitância do Dispositivo em Análise da ordem de nF. As próximas etapas consistem em realizar caracterização de capacitância de fotodetectores e células solares, além de verificar quais as modificações necessárias para que o *lock-in* seja capaz de também analisar características resistivas do DEA. Em seguida, desenvolver um programa residente em uma plataforma microcontrolada que permita modificar parâmetros do amplificador síncrono de forma automática. Finalmente, a elaboração do projeto da placa de circuito impresso.

**Palavras-chave:** *Amplificador Lock-in; Dispositivo em análise.*

### Referências

MEADE, M. L. **Advances in lock-in amplifiers**. J. Phys. E: Instrument Science and Technology, v. 15, 1982, 403 p.

HOROWITZ, P.; HILL, W. **The Art Of Electronics**. 2a. ed. New York: Cambridge University Press, 1989. 1031 p.